

【特許請求の範囲】

【請求項 1】 液晶を介して対向配置される各基板のうち一方の基板の液晶側の面に、隣接するゲート信号線と隣接するドレイン信号線とで囲まれる領域を画素領域とし、

この画素領域に片側のゲート信号線からの走査信号によって駆動されるスイッチング素子と、このスイッチング素子を介して片側のドレイン信号線からの映像信号が供給される画素電極とが備えられ、

前記ドレイン信号線と絶縁膜を介して重ねられる修復用の導電層が形成されていることを特徴とする液晶表示装置。

【請求項 2】 液晶を介して対向配置される各基板のうち一方の基板の液晶側の面に、隣接するゲート信号線と隣接するドレイン信号線とで囲まれる領域を画素領域とし、

この画素領域に片側のゲート信号線からの走査信号によって駆動されるスイッチング素子と、このスイッチング素子を介して片側のドレイン信号線からの映像信号が供給される画素電極と、前記ドレイン信号線と絶縁膜を介して重ねられて形成される修復用の導電層とを備え、前記ドレイン信号線に断線個所を有するとともに、この断線個所を間にした一対の個所に前記ドレイン信号線の前記絶縁膜を貫通した溶融部分が存在することを特徴とする液晶表示装置。

【請求項 3】 ドレイン信号線の溶融個所はレーザー光の照射によって溶融された個所となっていることを特徴とする請求項 2 に記載の液晶表示装置。

【請求項 4】 液晶を介して対向配置される各基板のうち一方の基板の液晶側の面に、絶縁膜の下層に隣接して形成されるゲート信号線と前記絶縁膜の上層に隣接して形成されるドレイン信号線とで囲まれる領域を画素領域とし、この画素領域に片側のゲート信号線からの走査信号によって駆動され前記絶縁膜をゲート絶縁膜とする薄膜トランジスタと、この薄膜トランジスタを介して片側のドレイン信号線からの映像信号が供給される画素電極と、前記絶縁膜の下層にドレイン信号線と重ねられて形成された修復用の導電層と、を備えることを特徴とする液晶表示装置。

【請求項 5】 前記修復用の導電層は、ゲート信号線と同層かつ同材料で形成され、該ゲート信号線と物理的に分離されて形成されていることを特徴とする請求項 4 に記載の液晶表示装置。

【請求項 6】 液晶を介して対向配置される各基板のうち一方の基板の液晶側の面に、絶縁膜の下層に隣接して形成されるゲート信号線と前記絶縁膜の上層に隣接して形成されるドレイン信号線とで囲まれる領域を画素領域とし、この画素領域に片側のゲート信号線からの走査信号によ

って駆動され前記絶縁膜をゲート絶縁膜とする薄膜トランジスタと、この薄膜トランジスタを介して片側のドレイン信号線からの映像信号が供給される画素電極と、前記絶縁膜の下層にドレイン信号線と重ねられて形成された修復用の導電層とを備え、

前記ドレイン信号線に断線個所を有するとともに、この断線個所を間にした該ドレイン信号線上の一対の個所に前記ドレイン信号線の前記絶縁膜を貫通した溶融部分が存在することを特徴とする液晶表示装置。

【請求項 7】 ドレイン信号線の溶融個所はレーザー光の照射によって溶融された個所となっていることを特徴とする請求項 6 に記載の液晶表示装置。

【発明の詳細な説明】**【0001】**

【発明の属する技術分野】 本発明は液晶表示装置に係り、特に、アクティブ・マトリクス型の液晶表示装置に関する。

【0002】

【従来の技術】 アクティブ・マトリクス型の液晶表示装置は、液晶を介して対向配置される各透明基板のうち一方の透明基板の液晶側の面に、x 方向に延在し y 方向に並設されるゲート信号線と y 方向に延在し x 方向に並設されるドレイン信号線とで囲まれた各領域を画素領域とし、これら各画素領域に片側のゲート信号線からの走査信号の供給によって駆動される薄膜トランジスタと、この薄膜トランジスタを介してドレイン信号線からの映像信号が供給される画素電極とが備えられている。

【0003】 そして、このような各信号線、薄膜トランジスタ、および画素電極等は、フォトリソグラフィ技術による選択エッチングによって所定のパターンで形成された導電層、半導体層、および絶縁層を積層させることによって形成されている。

【0004】 また、近年の高精細の液晶表示装置において、信号線の幅が小さく形成されてきていることとともない、往々にして発生する該信号線の断線の不都合が指摘されている。

【0005】 このような不都合を解消する技術としては、たとえば、5 個所のレーザー光の照射によって、一画素中、ソース電極（薄膜トランジスタの）⇒ゲート電極（薄膜トランジスタの）⇒ドレイン電極（薄膜トランジスタの）⇒画素電極⇒第 1 導電体片⇒第 2 導電体片⇒ドレイン信号線への電気経路を形成することによって、ソース信号線の断線によるいわゆる線欠陥の発生を防止したものが知られている（特開平 5-19294 号公報参照）。

【0006】

【発明が解決しようとする課題】 しかし、このような技術は、ドレイン線の修復に対して、2 回以上のレーザー光の照射を行わなければならない、その作業を煩雑にする不都合が生じる。また、画素領域内に前記第 1 導電体片、

第2導電体片を形成しなければならないことから、開口率の低減がなされる不都合が生じる。さらに、線欠陥の発生を防止できるが点欠陥（画素の欠陥）の発生を余儀なくされてしまうという不都合が生じる。本発明は、このような事情に基づいてなされたものであり、その目的はドレイン線の修復を簡単に行うことのできる液晶表示装置を提供することにある。また、本発明の他の目的は、画素の開口率の向上を妨げることのない液晶表示装置を提供することにある。さらに、本発明の他の目的は、線欠陥はもちろんのこと点欠陥を生じさせることのない液晶表示装置を提供することにある。

【0007】

【課題を解決するための手段】本発明において開示される発明のうち、代表的なものの概要を簡単に説明すれば、以下のとおりである。すなわち、本発明による液晶表示装置は、たとえば、液晶を介して対向配置される各基板のうち一方の基板の液晶側の面に、隣接するゲート信号線と隣接するドレイン信号線とで囲まれる領域を画素領域とし、この画素領域に片側のゲート信号線からの走査信号によって駆動されるスイッチング素子と、このスイッチング素子を介して片側のドレイン信号線からの映像信号が供給される画素電極とが備えられ、前記ドレイン信号線と絶縁膜を介して重ねられる修復用の導電層が形成されていることを特徴とするものである。

【0008】このように構成された液晶表示装置は、ドレイン信号線に断線個所が発生した場合、その断線個所を間にした該ドレイン信号線上の一对の個所にそれぞれレーザ光を照射することによって、修復用の導電膜を介して該断線を修復できることになる。このことから2回のレーザ光の照射で済むことになる。また、修復用の導電膜はドレイン信号線に重ねて形成されているため、画素の開口率の向上を妨げるようなことはなくなる。さらに、画素内にある部材を介してドレイン信号線の修復を行っていないことから、画素の欠陥を生じさせることはない。

【0009】

【発明の実施の形態】以下、本発明による液晶表示装置の実施例について説明をする。

実施例1.

《等価回路》図2は本発明による液晶表示装置の一実施例を示す等価回路図である。同図は回路図であるが、実際の幾何学的配置に対応して描かれている。同図において、透明基板SUB1があり、この透明基板SUB1は液晶を介して他の透明基板SUB2と対向して配置されている。

【0010】前記透明基板SUB1の液晶側の面には、図中x方向に延在しy方向に並設されるゲート信号線GLと、このゲート信号線GLと絶縁されてy方向に延在しx方向に並設されるドレイン信号線DLとが形成され、これら各信号線で囲まれる矩形状の領域が画素領域

となり、これら各画素領域の集合によって表示部ARを構成するようになっている。

【0011】各画素領域には、一方のゲート信号線GLからの走査信号（電圧）の供給によって駆動される薄膜トランジスタTFTと、この薄膜トランジスタTFTを介して一方のドレイン信号線DLからの映像信号（電圧）が供給される画素電極PIXが形成されている。

【0012】また、画素電極PIXと前記一方のゲート信号線GLと隣接する他方のゲート信号線GLとの間には容量素子Caddが形成され、この容量素子Caddによって、前記薄膜トランジスタTFTがオフした際に、画素電極PIXに供給された映像信号を長く蓄積させるようになっている。

【0013】各画素領域における画素電極PIXは、液晶を介して対向配置される他方の透明基板SUB2の液晶側の面にて各画素領域に共通に形成された対向電極CT（図示せず）との間に電界を発生せしめるようになっており、これにより各電極の間の液晶の光透過率を制御するようになっている。

【0014】各ゲート信号線GLの一端は透明基板の一边側（図中左側）に延在され、その延在部は該透明基板SUB1に搭載される垂直走査回路からなる半導体集積回路GDRCのバンプと接続される端子部GTMが形成され、また、各ドレイン信号線DLの一端も透明基板SUB1の一边側（図中上側）に延在され、その延在部は該透明基板SUB1に搭載される映像信号駆動回路からなる半導体集積回路DDRCのバンプと接続される端子部DTMが形成されている。

【0015】半導体集積回路GDRC、DDRCはそれぞれ、それ自体が透明基板SUB1上に完全に搭載されたもので、いわゆるCOG（チップオンガラス）方式と称されている。

【0016】半導体集積回路GDRC、DDRCの入力側の各バンプも透明基板SUB1に形成された端子部GTM2、DTM2にそれぞれ接続されるようになっており、これら各端子部GTM2、DTM2は各配線層を介して透明基板SUB1の周辺のうち最も端面に近い部分にそれぞれ配置された端子部GTM3、DTM3に接続されるようになっている。

【0017】前記透明基板SUB2は、前記半導体集積回路が搭載される領域を回避するようにして透明基板SUB1と対向配置され、該透明基板SUB1よりも小さな面積となっている。そして、透明基板SUB1に対する透明基板SUB2の固定は、該透明基板SUB2の周辺に形成されたシール材SLによってなされ、このシール材SLは透明基板SUB1、SUB2の間の液晶を封止する機能も兼ねている。

【0018】《画素の構成》図1は透明基板SUB1の一面素領域の構成を示す平面図であり、図2の点線枠Aに示す部分に相当する図面である。また、図3は図1の

III-III線における断面図（透明基板SUB2の断面図をも示している）、図4は図1のIV-IV線における断面図を示している。

【0019】図1において、まず、透明基板SUB1の液晶側の面に図中x方向に延在しy方向に並設されるゲート信号線GLが形成されている。そして、このゲート信号線GLの形成の際に同時に形成される修復用の導電層RSTが後述のドレイン信号線DLと重ねられる位置に形成されている。

【0020】この修復用の導電層RSTは前記ゲート信号線GLとは物理的に分離されて形成され、これによりゲート信号線GLとの電気的絶縁を図っている。そして、このゲート信号線GL、修復用の導電層RSTをも被って透明基板SUB1の面にたとえばSiNからなる絶縁膜GIが形成されている（図3、図4参照）。

【0021】この絶縁膜GIは、後述のドレイン信号線DLに対してはゲート信号線GLとの層間絶縁膜としての機能、後述の薄膜トランジスタTFTに対してはそのゲート絶縁膜としての機能、後述の容量素子Caddに対してはその誘電体膜としての機能を有するようになっている。

【0022】画素領域の左下においてゲート信号線GLと重畳する部分において、たとえばa-Siからなるi型（真性：導電型決定不純物がドーピングされていない）の半導体層ASが形成されている。

【0023】この半導体層ASは、その上面にソース電極およびドレイン電極を形成することによって、前記ゲート信号線の一部をゲート電極とするMIS型の薄膜トランジスタTFTの半導体層となるものである。

【0024】この薄膜トランジスタTFTのソース電極SD1およびドレイン電極SD2は、前記絶縁膜GI上に形成されるドレイン信号線DLと同時に形成されるようになっている。

【0025】すなわち、図中y方向に延在されx方向に並設されるドレイン信号線DLが形成されている。ここで、このドレイン信号線DLはゲート信号線GLおよびその近傍を除く部分において前記修復用の導電層RSTと重ね合わされるようにして形成される。

【0026】そして、このドレイン信号線DLの一部を前記半導体層ASの上面にまで延在させて形成することにより、その延在部は薄膜トランジスタTFTのドレイン電極SD2として形成される。

【0027】また、この時、前記ドレイン電極SD2と離間させて形成された電極がソース電極SD1となる。このソース電極SD1は後述の画素電極PIXと接続されるもので、その接続部を確保するために、画素領域の中央側に若干延在させた延在部を有するパターンとなっている。

【0028】なお、ドレイン電極SD2、ソース電極SD1の半導体層ASとの界面には不純物がドーピングされた

半導体層が形成され、この半導体層はコンタクト層として機能するようになっている。

【0029】前記半導体層ASを形成した後、その表面に不純物がドーピングされた膜厚の薄い半導体層を形成し、ドレイン電極SD2およびソース電極SD1を形成した後に、前記各電極をマスクとして、それから露出された不純物がドーピングされた半導体層をエッチングすることにより、上述した構成とすることができる。

【0030】そして、このようにドレイン信号線DL（ドレイン電極SD2、ソース電極SD1）が形成された透明基板SUB1の表面には、該ドレイン信号線DL等をも被ったたとえばSiNからなる保護膜PSVが形成されている（図3、図4参照）。この保護膜PSVは薄膜トランジスタTFTの液晶との直接の接触を回避するため等に設けられるもので、前記薄膜トランジスタTFTのソース電極SD1の延在部の一部を露出させるためのコンタクトホールCHが形成されている。

【0031】また、この保護膜PSVの上面には画素領域の大部分を被ったたとえばITO（Indium-Tin-Oxide）膜からなる透明の画素電極PIXが形成されている。この画素電極PIXは、保護膜PSVの前記コンタクトホールCHをも被うようにして形成され、これにより薄膜トランジスタTFTのソース電極SD1と接続されるようになっている。

【0032】さらに、このように画素電極PIXが形成された透明基板SUB1の表面には、該画素電極PIXをも被って配向膜ORI1が形成されている。この配向膜ORI1はたとえば樹脂からなり、その表面には一定方向にラビング処理がなされている。この配向膜ORI1は液晶LCと接触するようになっており、この配向膜ORI1によって該液晶LCの初期配向方向を決定するようになっている。そして、透明基板SUB1の液晶LCと反対側の面には、偏光板POL1が被着されている。

【0033】一方、透明基板SUB2の液晶側の面には、各画素領域を画するようにしてブラックマトリックスBMが形成されている。このブラックマトリックスBMは、外来の光が薄膜トランジスタTFTに照射するのを回避させるためと、表示のコントラストを良好にするために設けられている。

【0034】さらに、ブラックマトリックスBMの開口部（光が透過する領域となり、実質的な画素領域となる）には各画素領域に対応した色を有するカラーフィルタFILが形成されている。このカラーフィルタFILは、たとえばy方向に並設される各画素領域において同色のフィルタが用いられ、x方向の各画素領域毎にたとえば赤（R）、緑（G）、青（B）のフィルタが順番に繰り返されて配列されている。

【0035】このようにブラックマトリックスBMおよびカラーフィルタFILが形成された透明基板SUB2

の表面には該ブラックマトリクスBM等をも被つたと例えば塗布等により形成された樹脂からなる平坦化膜OCが形成され、その表面に該ブラックマトリクスBMおよびカラーフィルタFILによる段差が顕在されないようになっている。

【0036】そして、この平坦化膜OCの表面には各画素領域に共通にたとえばITOからなる対向電極CTが形成されている。この対向電極CTは各画素領域における画素電極PIXとの間に映像信号（電圧）に対応した電界を発生せしめ、これら各電極との間の液晶LCの配向方向を制御し、前述した偏光板POL1と後述する偏光板POL2との適切な組合せによって光透過率を制御するようになっている。

【0037】さらに、このように対向電極CTが形成された透明基板SUB2の表面には、該対向電極CTをも被って配向膜ORI2が形成されている。この配向膜ORI2はたとえば樹脂からなり、その表面には一定方向にラビング処理がなされている。この配向膜ORI2は液晶と接触するようになっており、この配向膜ORI2によって該液晶LCの初期配向方向を決定するようになっている。そして、透明基板SUB1の液晶LCと反対側の面には、偏光板POL2が被着されている。

【0038】このように構成された液晶表示装置に、たとえば図5に示すようにドレイン信号線DLのある部分にて切断個所が生じていた場合、その断線個所を間にした該ドレイン信号線上の一对の個所のそれぞれにレーザー光を照射するようにする。

【0039】これにより、レーザー光が照射された個所のドレイン信号線DLはその部分において、その下層にある前記絶縁膜GIを貫通した熔融部分 α が発生し、この熔融部分 α は修復用の導電層RSTにまで到るようになる（図5のVI-VI線における図6参照）。

【0040】この結果、前記切断個所を境にして図中上側に位置づけられているドレイン信号線DLと下側に位置づけられているドレイン信号線DLとは、前記修復用の導電層RSTを介して互いに電氣的に接続されて修復されることになる。

【0041】そして、この説明から明らかとなるように、2回のレーザー光の照射によって、一個の切断個所を修復でき、その工程の作業が簡単になるという効果を奏する。また、修復用の導電膜RSTはドレイン信号線DLに重ねて形成されているため、画素の開口率の向上を妨げるようなことはなくなる。さらに、画素内にある部材（たとえば画素電極等）を介してドレイン信号線DLの修復を行っていないことから、画素の欠陥を生じさせることはなくなる。

【0042】実施例2。図7は本発明による液晶表示装置の画素領域の他の実施例を示す構成図で、その（a）は平面図、（b）は（a）のb-b線における断面図を示している。図1、図3、および図4に示す符号と同一

の部分は同一の材料および機能を有する。

【0043】図1、図3、および図4に示した構成と異なる構成は、まず、絶縁膜GI上に形成されるドレイン信号線DLはその下層に半導体層ASが形成されていることにある。

【0044】この半導体層ASは薄膜トランジスタTFTにおける半導体層ASを形成する際に同時に形成されるもので、該ドレイン信号線DLのゲート信号線GLに対する層間絶縁膜の機能を絶縁膜GIとともに果たせ、該層間絶縁膜の強化を図っていることにある。

【0045】この場合においても、図1、図3、および図4に示した構成と同様に、絶縁膜GIの下層には前記ドレイン信号線DLと重ねられるようにして修復用の導電層RSTが形成されている。

【0046】また、ドレイン信号線DLの両脇、換言すれば修復用の導電層RSTの両脇には、遮光膜ILが形成されている。この遮光膜ILは透明基板SUB2側に形成されるブラックマトリクスBMとともに遮光機能を有するもので、この遮光膜ILがあることによって、前記ブラックマトリクスBMの幅を小さくでき、ひいては開口率の向上を図る効果を奏する。

【0047】ここで、この遮光膜ILは修復用の導電膜RSTの形成の際に同時に形成することができ、このことは該遮光膜ILと修復用の導電膜RSTとをある一定の幅で離間させることにより、電氣的な絶縁を確保できる効果を奏する。

【0048】仮に、遮光膜ILと修復用の導電膜RSTとが電氣的に接続されていた場合には、修復後のちに該遮光膜ILとドレイン信号線DLとが電氣的に接続され、該遮光膜ILと重ね合わされて形成されている画素電極PIXに悪影響を与えるからである。

【0049】実施例3。上述した各実施例では、画素の構成としていわゆる縦電界方式のものを説明したものであるが、これに限定されることなくたとえば横電界方式のものであっても適用できることはもちろんである。この種の液晶表示装置においても、ドレイン信号線GLおよびその近傍の構成に関して図1に示した構成とほぼ同様であり、上述した課題を有していたからである。

【0050】図8は、横電界方式の液晶表示装置の画素の構成の一実施例を示す平面図である。この方式は、画素電極PXが形成された側の透明基板SUB1の液晶側の面に対向電極CTが形成され、これら各電極はそれぞれストライプ状（この図では図中y方向に延在している）のパターンをなし交互に配置されている。

【0051】画素電極PXと対向電極CTは絶縁膜を介して異なる層に形成され、これの間に発生する電界のうち透明基板SUB1とほぼ平行な成分を有する電界によって液晶の光透過率を制御するようになっている。

【0052】なお、各電極ともその延在方向に複数の屈曲部を有するのは、画素電極PXと対向電極CTの間に

発生する電界の方向が異なる2つの領域を形成せしめ、表示面に対して異なる方向から観察した場合に色調の変化が生じるのを回避するいわゆるマルチドメイン方式を採用しているからである。

【0053】

【発明の効果】以上説明したことから明かなように、本発明による液晶表示装置によれば、ドレイン線の修復を簡単に行うことができる。

【図面の簡単な説明】

【図1】本発明による液晶表示装置の画素の一実施例を示す平面図である。

【図2】本発明による液晶表示装置の一実施例を示す等価回路図である。

【図3】図1のIII-III線における断面図である。

【図4】図1のIV-IV線における断面図である。

【図5】本発明による液晶表示装置の効果を示す説明図である。

【図6】図5のVI-VI線における断面図である。

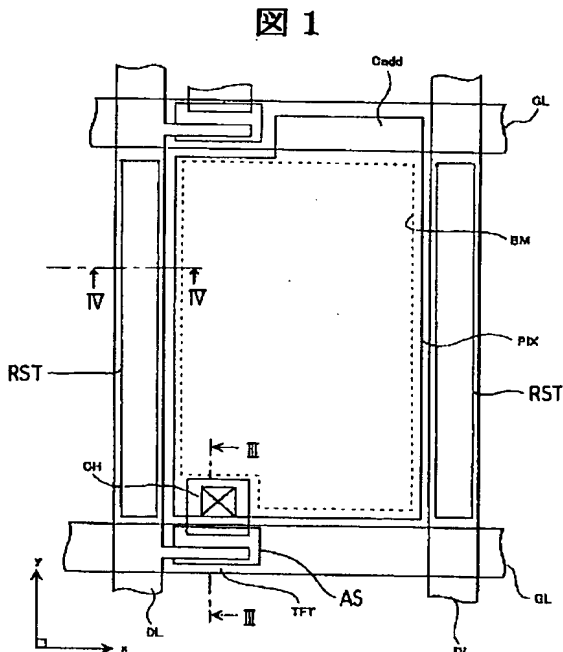
【図7】本発明による液晶表示装置の画素の他の実施例を示す平面図である。

【図8】本発明による液晶表示装置の画素の他の実施例を示す平面図である。

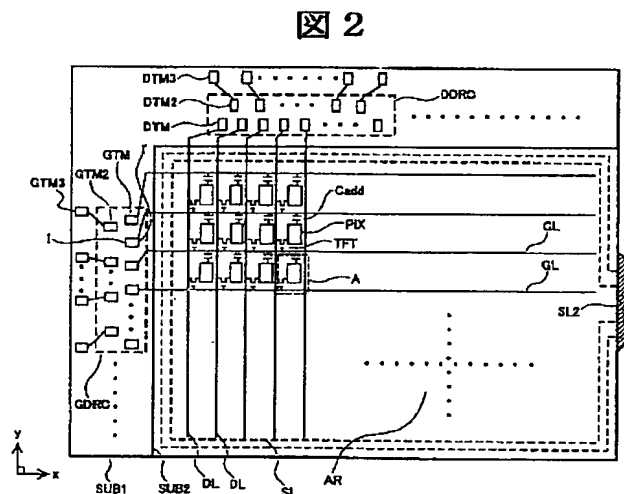
【符号の説明】

SUB…透明基板、GL…ゲート信号線、DL…ドレイン信号線、TFT…薄膜トランジスタTFT、PIX…画素電極、CT…対向電極、RST…修復用の導電膜。

【図1】

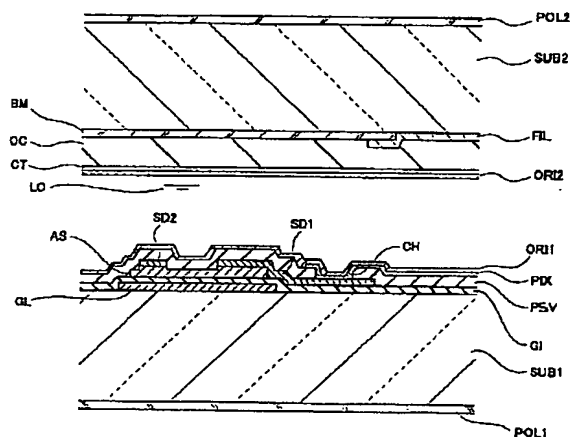


【図2】



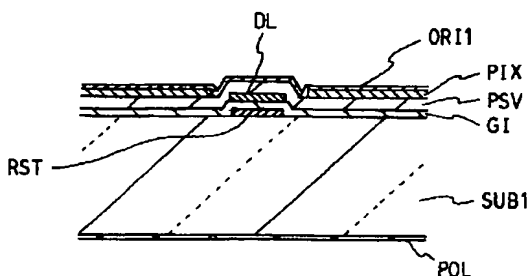
【図3】

図3

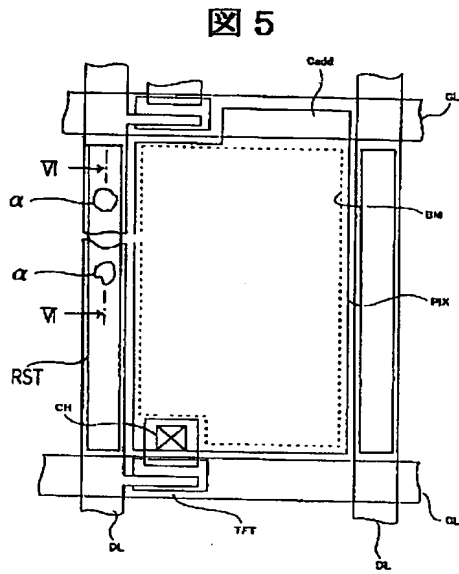


【図4】

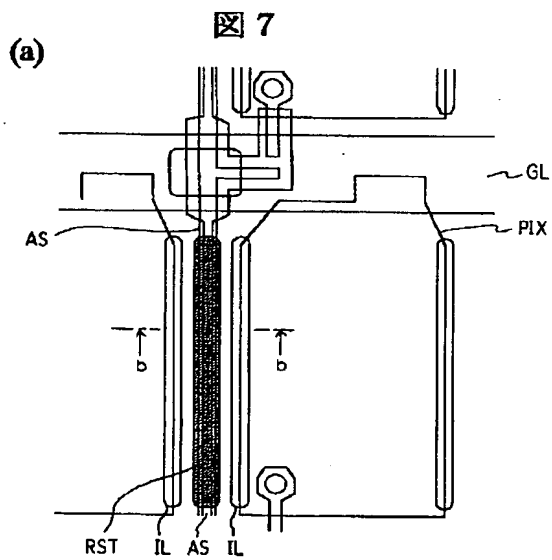
図4



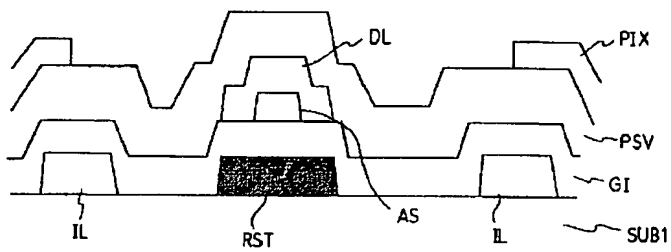
【図 5】



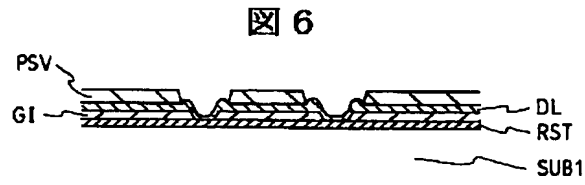
【図 7】



(b)

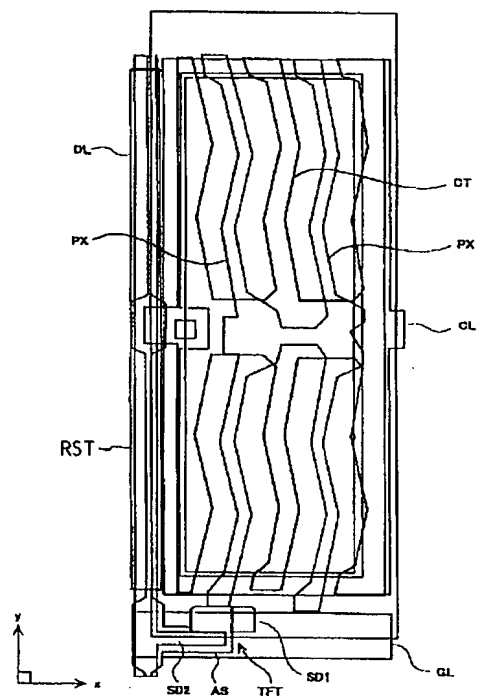


【図 6】



【図 8】

図 8



フロントページの続き

(51) Int. Cl. 7

識別記号

F I

ターマコード (参考)

H O 1 L 29/78

6 1 2 C

F ターム (参考) 2H092 HA04 JA25 JB33 JB38 MA30
MA52
5C094 AA43 BA03 BA43 CA19 CA24
DA14 DA15 EA04 EA07 EB02
ED03 FB12 FB14 FB15
5F033 GG04 HH00 KK00 MM15 QQ53
QQ54 VV01 VV15 XX33 XX36
5F110 AA27 BB01 CC07 GG02 GG15
HL07 HM19 NN72